

# Микросхемы записи и воспроизведения звука

## ChipCorder серии ISD5100 компании Winbond

Вниманию разработчиков предлагается краткое описание микросхем ChipCorder серии ISD5100 для записи и воспроизведения голосовых сообщений на основе технологии Multi-Level Storage.

**Владимир Хаменко**

info@rainbow.msk.ru

Компания Winbond — один из ведущих производителей полупроводниковых приборов, компьютеров, коммуникационных и электронных устройств, представляет на рынке электронных компонентов микросхемы ChipCorder серии ISD5100 для записи и воспроизведения голосовых сообщений. Микросхемы, входящие в состав семейства, позволяют осуществлять высококачественную запись и воспроизведение голосовых сообщений продолжительностью от 1 до 16 минут и хранение их в естественной форме по технологии Multi-Level Storage (MLS). Использование запатентованной технологии ChipCorder открыло возможности для создания энергонезависимой памяти с длительностью хранения до 100 лет при количестве циклов перезаписи свыше 10 000 для цифровых данных и более 100 000 — для аналоговых сообщений. Микросхемы ISD5100 предоставляют идеальные решения для применений в сотовой связи, автомобильной технике, бытовой электронике, телефонии, навигации GPS и других портативных системах. Например, согласно новым нормам пожарной безопасности НПБ 104-03, практически в любом общественном здании площадью от 1000 м<sup>2</sup> и этажностью свыше 3 этажей обязательно должна быть установлена речевая система оповещения о пожаре, т. е. система оповещения, через которую

можно предупреждать находящихся в здании людей об экстренной ситуации не сиреной, а с помощью голосового сообщения, транслируемого в автоматическом или полуавтоматическом режиме. Для этого применения ChipCorder — самое подходящее решение.

Улучшенная архитектура кристалла ISD5100 определила функциональную гибкость и простоту применения. Появилась возможность отключать от питания незадействованные элементы, уменьшая общее потребление. Использование интерфейса I<sup>2</sup>C для управления режимами работы позволило минимизировать количество выводов микросхемы. Такие факторы, как низкая потребляемая мощность и напряжение питания от 2,7 до 3,3 В (V<sub>cc</sub>) с поддержкой 2,0 и 3,0 В логического интерфейса, значительно расширили область применения представленной серии для портативных устройств.

Структурная схема 1 показывает возможное использование ISD5100 в схеме телефонного автоответчика.

Сигнал с микрофона поступает на вход микросхемы и сохраняется в памяти в виде записи OGM (OutGoing Message) так же, как может быть записан и телефонный разговор. Если автоответчик активирован, речевой сигнал, поступающий с другого конца линии на AUX IN, может быть сохранен в памяти микросхемы. В последствии все сообщения можно прослушать на динамике с управляемым уровнем громкости. При дуплексной записи с микрофонного входа и телефонной линии сообщения могут записываться одновременно, а затем воспроизводиться. Кроме того, при работе в режиме громкой связи голос с микрофонных входов поступает на AUX OUT и передается в телефонную линию, в то время как сообщение с другого конца линии поступает на AUX IN и передается на динамик для прослушивания.

Специальная схема DAA обеспечивает изоляционный барьер между телефонной линией и низковольтными цепями, к которым может прикоснуться пользователь. Устройства «DTFM detect»

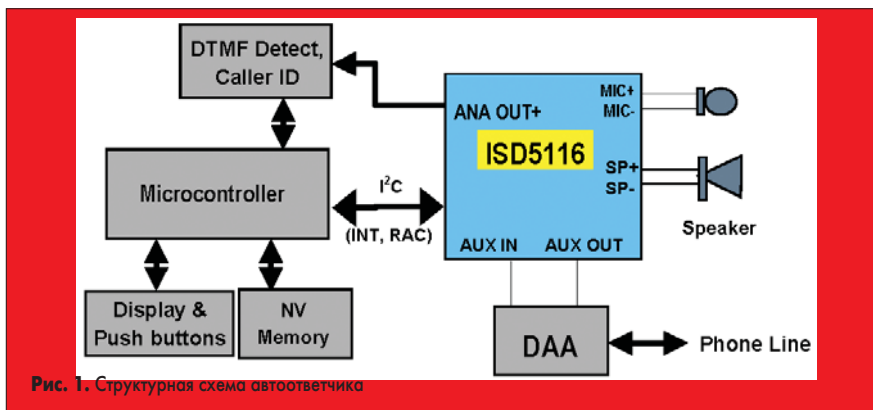


Рис. 1. Структурная схема автоответчика

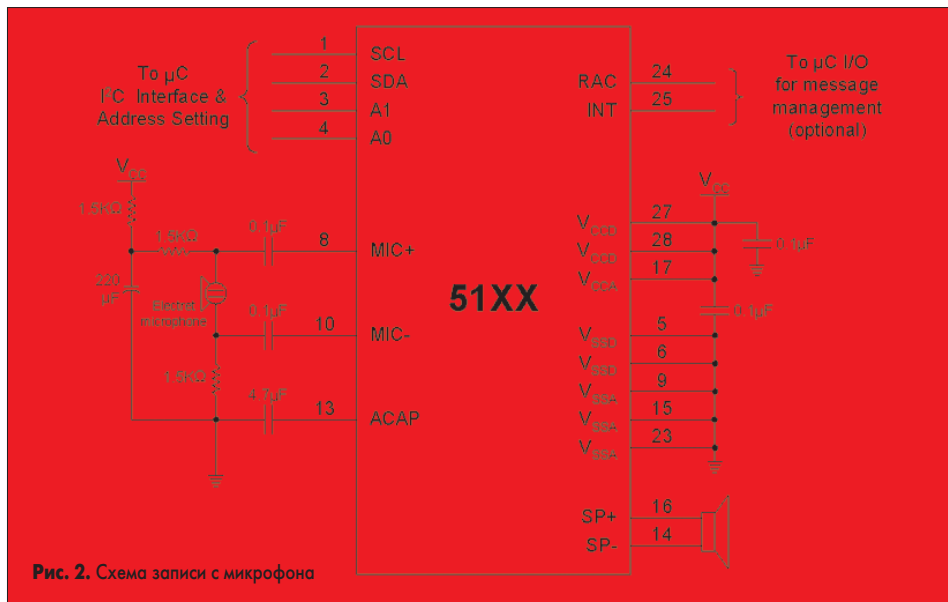


Рис. 2. Схема записи с микрофона

Таблица 1

Частота дискретизации, кГц	Длительность воспроизведения (без учета времени доступа к странице памяти)				F ср., кГц
	ISD5116	ISD5108	ISD5104	ISD5102	
8,0	8 мин 44 с	4 мин 22 с	2 мин 11 с	1 мин 5 с	3,4
6,4	10 мин 55 с	5 мин 27 с	2 мин 43 с	1 мин 21 с	2,7
5,3	13 мин 6 с	6 мин 33 с	3 мин 17 с	1 мин 38 с	2,3
4,0	17 мин 28 с	8 мин 44 с	4 мин 22 с	2 мин 11 с	1,7

и «Caller ID» выделяют тоновые сигналы и определяют телефонный номер. Например, при дозвоне в компанию клиент услышит приветственное сообщение и наберет на своем телефоне определенный номер в тоновом режиме.

Это выглядит так: «Здравствуйте, вы дозвонились в офис компании АБВГ. Для звонка в отдел маркетинга наберите цифру 1, для склада — 2, для секретаря — 3». Дополнительно клиента могут попросить оставить сообщение, которое будет сохранено в памяти. Номер телефона клиента может быть определен и сохранен в памяти, более того, некоторое сообщение может быть передано только этому клиенту. На рис. 2 приведена

схема подключения электрретного микрофона для записи речевых сообщений.

Все управление и обмен цифровыми данными происходит по последовательному интерфейсу I<sup>2</sup>C. Серия ISD5100 имеет 7-битный подчиненный адрес вида <100 00х>, где х и у эквивалентно внешним адресным выводам A0 и A1. Поскольку байты данных должны содержать 8 бит, то младший бит R/W адресного байта будет указывать подчиненному устройству на передачу или прием данных. Таким образом, ISD5100 использует 8 адресов. Наличие двух дополнительных выводов RAC и INT для организации обратной связи с контроллером значительно улучшает показатели обмена данными.

Таблица значений адресов по шине I<sup>2</sup>C

A1	A0	Slave address	R/W бит	HEX
0	0	100 0000	0	80
0	1	100 0001	0	82
1	0	100 0010	0	84
1	1	100 0011	0	86
0	0	100 0000	1	81
0	1	100 0001	1	83
1	0	100 0010	1	85
1	1	100 0011	1	87

Микросхемы семейства ISD5100 программно конфигурируются на различную частоту дискретизации в зависимости от требуемого качества воспроизведения речи (табл. 1).

Память ISD5100 устроена таким образом, что в ней могут размещаться одновременно цифровые данные и аналоговые сообщения. Информация о том, какие секции отводятся под цифровые, а какие под аналоговые сообщения, записывается в таблицу адресов сообщений MAT (Message Address Table) системным микроконтроллером. Вся память имеет страничную организацию. Под каждую страницу отводится 2048 бит (табл. 2).

Таблица 2

Микросхема	Количество страниц	Количество бит на страницу	Размер памяти, бит
ISD 5116	2048	2048	4 194 304
ISD5108	1024	2048	2 097 152
ISD5104	512	2048	1 048 576
ISD5102	256	2048	524 288

Страница разбита на 32 64-битных блока и адресуется 11-разрядным словом. Отделение страницы под цифровые либо аналоговые данные определяется командой микроконтроллера во время записи данных, Информация, определяющая статус каждой страницы, записывается в таблицу MAT. Использование этой таблицы позволяет эффективно управлять сообщениями. Сегменты сообщений могут быть сохранены в любом свободном месте массива памяти. При использовании страницы под аналоговую память она также разбивается на 32 блока и имеет дополнительно 8 EOM (меток конца сообщений), то есть для каждых 4 блоков один EOM-маркер в конце.

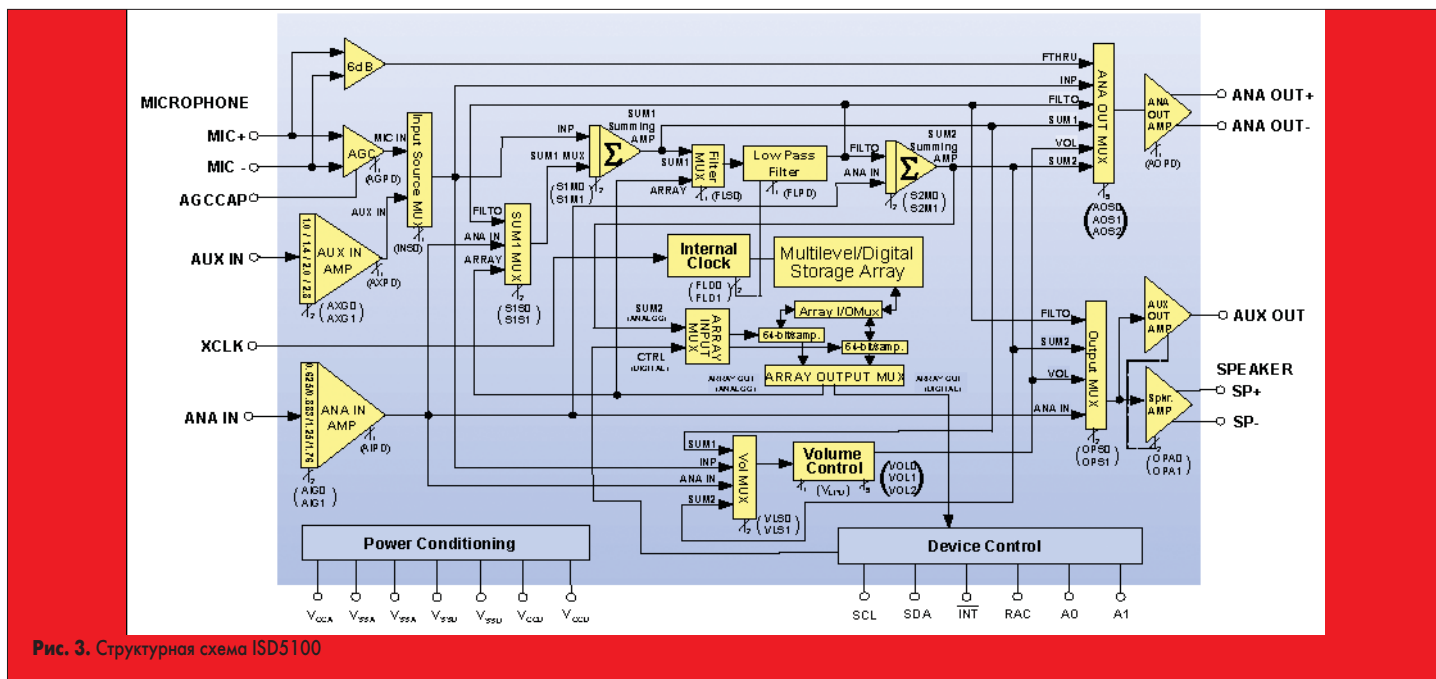


Рис. 3. Структурная схема ISD5100

В режиме записи аналоговая запись будет остановлена в любой из этих 8 позиций. В результате, при частоте квантования 8 кГц разрешение составит 32 мс. Запись останавливается не сразу после команды СТОП, а продолжается еще до тех пор, пока не заполнится 32-миллисекундный блок и установится бит маркера ЕОМ. При воспроизведении ЕОМ-маркер будет служить сигналом окончания сообщения.

Управление работой микросхемы осуществляется посредством записи-чтения внутренних регистров: конфигурационных, адресных и командного. Приведенные ниже команды доступны через интерфейс I<sup>2</sup>C и составляют управляющий командный байт.

**Play** — аналоговое воспроизведение.

**Record** — аналоговая запись.

**Message Cue** — вызов аналогового сообщения.

**Read** — чтение в цифровом формате.

**Write** — запись в цифровом формате.

**Erase** — стирание цифровой страницы и блока.

**Power up** — включение-выключение питания.

**Load CFG0** — загрузка конфигурационного регистра 0.

**Load CFG1** — загрузка конфигурационного регистра 1.

**Read status** — чтение байта состояния.

Таблица значений командного байта

Команда	HEX
POWER UP	80
POWER DOWN	00
STOP (DO NOTHING) STAY ON	80
STOP (DO NOTHING) STAY OFF	00
LOAD CFG0	82
LOAD CFG1	83
RECORD ANALOG	90
RECORD ANALOG @ ADDR	91
PLAY ANALOG	A8
PLAY ANALOG @ ADDR	A9
MSG CUE ANALOG	B8
MSG CUE ANALOG @ ADDR	B9
ENTER DIGITAL MODE	C0
EXIT DIGITAL MODE	40
DIGITAL ERASE PAGE	D0
DIGITAL ERASE PAGE @ ADDR	D1
DIGITAL WRITE	C8
DIGITAL WRITE @ ADDR	C9
DIGITAL READ	E0
DIGITAL READ @ ADDR	E1
READ STATUS1	N/A

Таблица значения битов байта состояния

EOM	BIT 7	Сигнализирует о прерывании по ЕОМ маркеру
OVF	BIT 6	Сигнализирует о переполнении
READY	BIT 5	Если READY=0, то можно послать новую команду.
PD	BIT 4	Если PD=1, то устройство выключено (power down)
PRB	BIT 3	Режим запись/воспр. Play=1, Record=0
DEVICE_ID	BIT 1,2,3	ISD5116=001, ISD5108=010, ISD5104=100, ISD5102=101

Во время опроса устройства командой чтения состояния возвращается три байта данных. Первый байт — это байт состояния, следующий байт — старший байт адреса, затем младший байт адреса.

STATUS<7:0> = EOM,OVF,READY,PD,PRB,DEVICE\_ID<2:0>  
 ADDR<15:0> = PAGE\_ADDR<10:0>, BLOCK\_ADDR<4:0>

Значение битов в BLOCK\_ADDR будут всегда равны 0 в цифровом и аналоговом режимах.

Загрузка командного регистра может осуществляться передачей одного байта по интерфейсу I<sup>2</sup>C (однобайтовая загрузка) в следующей последовательности.

1. Ведущий выдает START по I<sup>2</sup>C.
2. Ведущий посылает Slave Address с битом R/W=0 (Write) [80h].
3. Подчиненный выдает подтверждение ACK.
4. Ожидание установления линии SCL в высокое состояние.
5. Ведущий посылает командный байт ведомому.
6. Подчиненный выдает подтверждение ACK.
7. Ожидание установления линии SCL в высокое состояние.
8. Ведущий выдает STOP по I<sup>2</sup>C.



В режиме нормальной адресации регистры загружаются в той же последовательности.

1. Ведущий выдает START по I<sup>2</sup>C.
2. Ведущий посылает Slave Address с битом R/W=0 (Write) [80h].
3. Подчиненный выдает подтверждение ACK.
4. Ожидание установления линии SCL в высокое состояние.
5. Ведущий посылает байт ведомому (командный байт).
6. Подчиненный выдает подтверждение ACK.

7. Ожидание установления линии SCL в высокое состояние.
8. Ведущий посылает байт ведомому (старший байт адреса).
9. Подчиненный выдает подтверждение ACK.
10. Ожидание установления линии SCL в высокое состояние.
11. Ведущий посылает байт ведомому (младший байт адреса).
12. Подчиненный выдает подтверждение ACK.
13. Ожидание установления линии SCL в высокое состояние.
14. Ведущий выдает STOP по I<sup>2</sup>C.



Команда чтения состояния осуществляется по запросу главного контролера с установлением бита R/W=1.

1. Ведущий выдает START по I<sup>2</sup>C.
2. Ведущий посылает Slave Address с битом R/W=1 (Read) [81h].
3. Подчиненный выдает подтверждение ACK и посылает байт состояния.
4. Ведущий выдает подтверждение ACK ведомому.
5. Ожидание установления линии SCL в высокое состояние.
6. Ведомый посылает старший байт адреса из внутреннего адресного регистра.
7. Ведущий выдает подтверждение ACK.
8. Ожидание установления линии SCL в высокое состояние.
9. Ведомый посылает младший байт адреса из внутреннего адресного регистра (A[4:0]=0 всегда).
10. Ведущий выдает NO ACK подчиненному и выполняет STOP по I<sup>2</sup>C.



Перед началом работы, после включения питания, необходимо активировать микросхему следующей последовательностью.

1. Ведущий выдает START по I<sup>2</sup>C.
2. Ведущий посылает 10000000 {Slave Address с битом R/W=0} [80h].
3. Подчиненный выдает подтверждение ACK.
4. Ожидание установления линии SCL в высокое состояние.

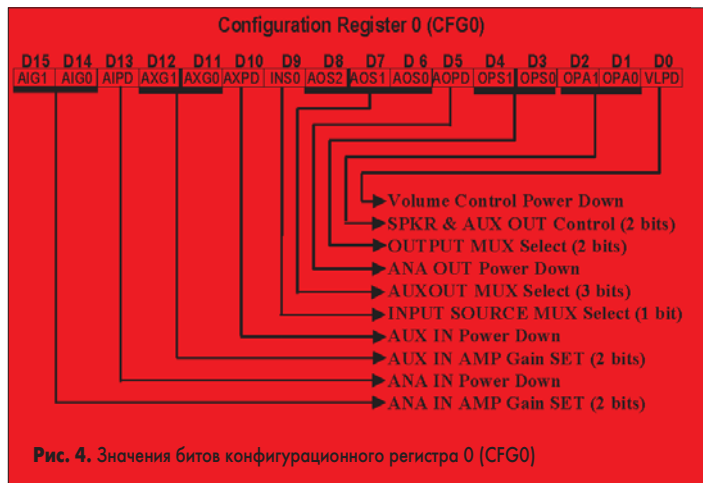


Рис. 4. Значения битов конфигурационного регистра 0 (CFG0)

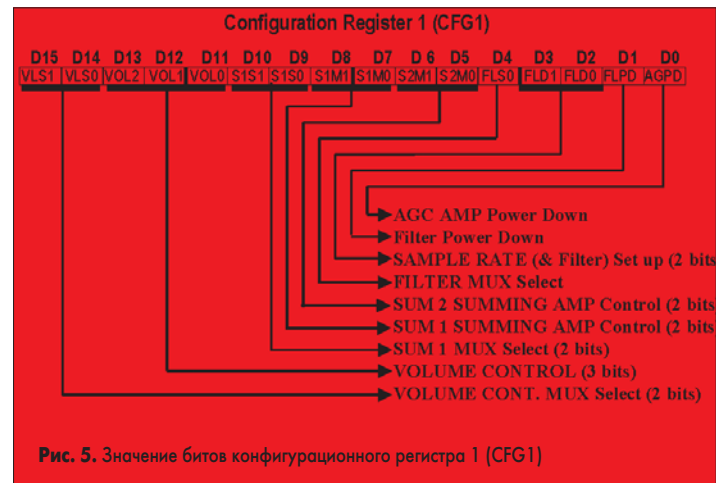
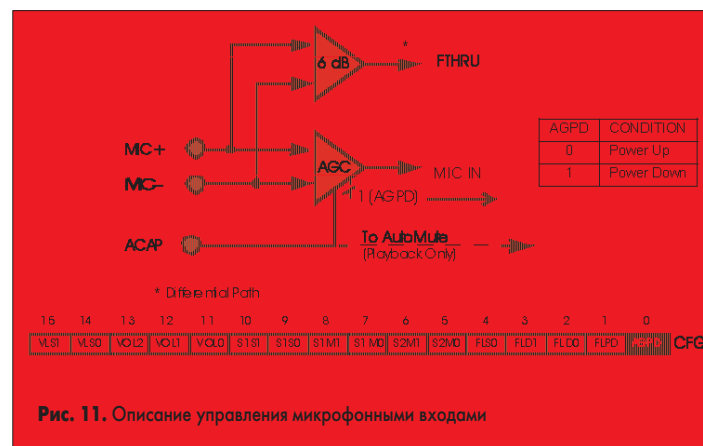
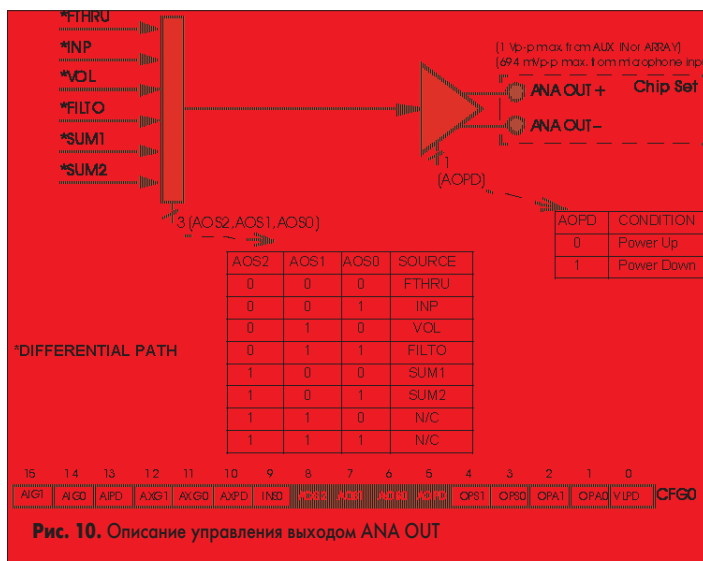
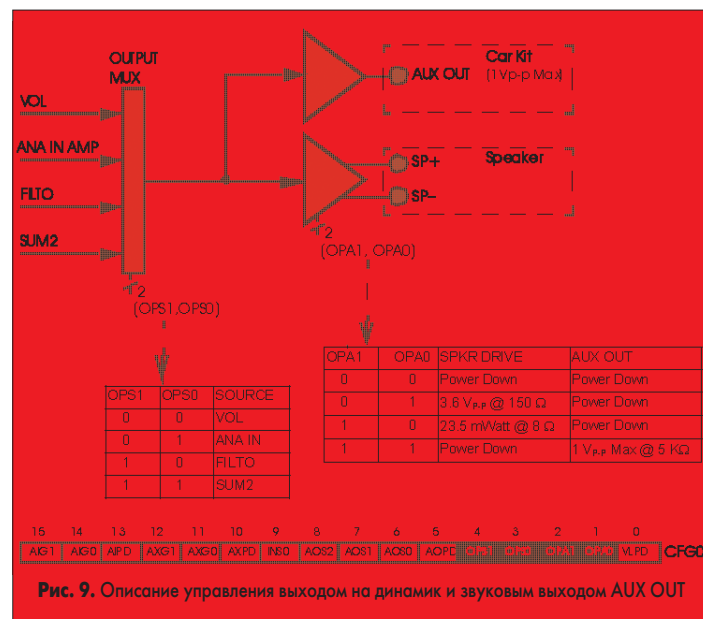
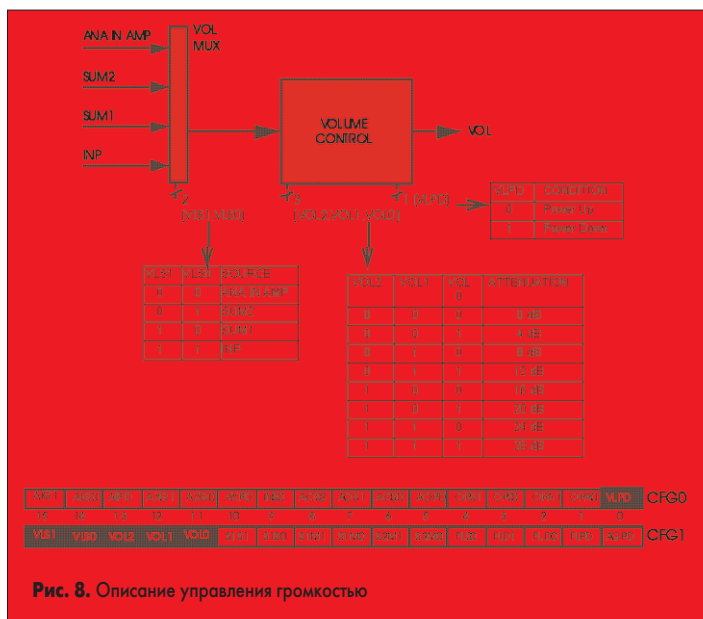
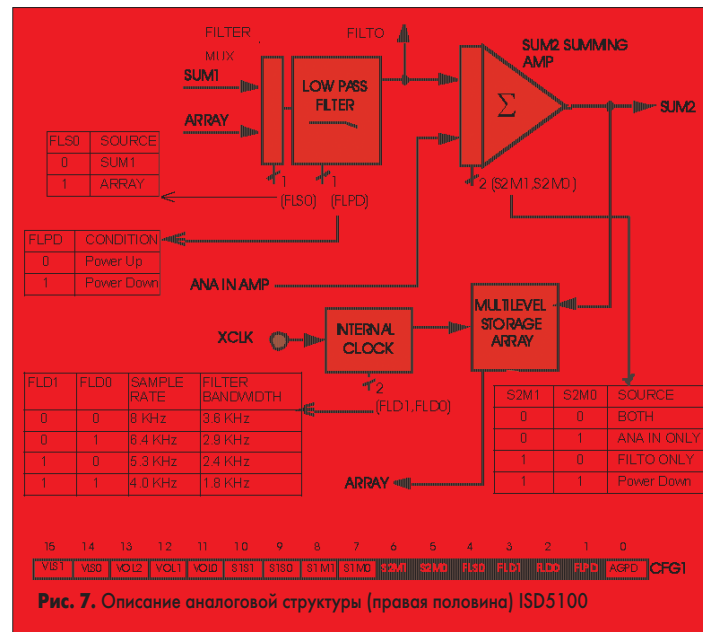
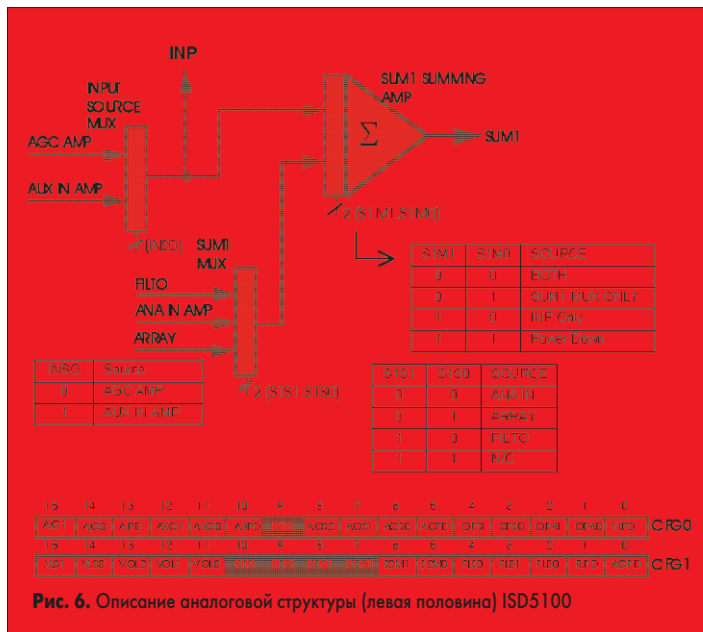


Рис. 5. Значение битов конфигурационного регистра 1 (CFG1)



5. Ведущий посылает 10000000 {Command Byte =Power Up} [80h].
  6. Ведомый выдает подтверждение ACK.
  7. Ожидание установления линии SCL в высокое состояние.
  8. Ведущий выдает STOP по I<sup>2</sup>C.
- После активации передача очередной последовательности команд возможна по истечении времени T<sub>pu</sub>=1 мс.

Настройка внутренней структуры микросхемы производится загрузкой двух конфигурационных регистров CFG0 и CFG1. После включения питания необходимо настроить внутреннюю структуру микросхемы загрузкой двух конфигурационных регистров CFG0 и CFG1. Дополнительный аудиовыход AUX OUT используется, например, для подключения динамика в составе «car kit» с минимальным сопротивлением 5 кОм при максимальной амплитуде выходного напряжения 1 В. Постоянная составляющая на выходе может достигать 1,2 В, поэтому необходимо применять разделительную емкость.



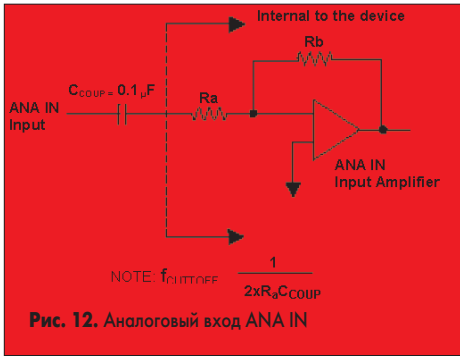


Рис. 12. Аналоговый вход ANA IN

Таблица 4

Установленное значение, дБ	Напряжение на входе OTLР, В	CFG0		Усиление	Напряжение на вх/вых матрицы памяти, В	U вых. В на динамик
		AIG1	AIG0			
6	1,110	0	0	0,625	0,694	2,22
9	0,785	0	1	0,883	0,694	2,22
12	0,555	1	0	1,250	0,694	2,22
15	0,393	1	1	1,767	0,694	2,22

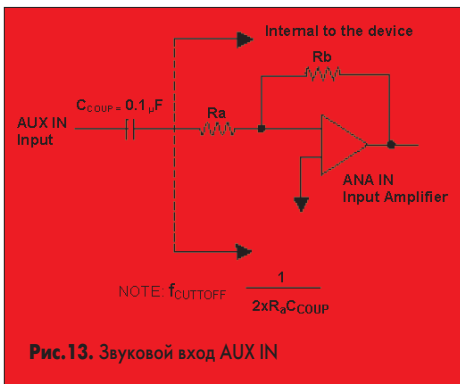


Рис. 13. Звуковой вход AUX IN

Таблица 6

Установленное значение, дБ	Напряжение на входе OTLР, В	CFG0		Усиление	Напряжение на вх/вых матрицы памяти, В	U вых. В на динамик
		AXG1	AXG0			
0	0,694	0	0	1,00	0,694	0,694
3	0,491	0	1	1,41	0,694	0,694
6	0,347	1	0	2,00	0,694	0,694
9	0,245	1	1	2,82	0,694	0,694

С микрофонных входов голосовой сигнал передается на предварительный усилитель с АРУ или напрямую на OUT MUX в зависимости от выбранного направления. Прямой канал на ANA OUT MUX имеет усиление 6 дБ. (Так амплитудное значение сигнала 208 мВ на дифференциальном микрофонном входе будет усилено до 416 мВ на выводе ANA OUT.) Схема АРУ имеет диапазон 45 дБ и выдает номинальное амплитудное значение 694 мВ для записи в память при выходном значении сигнала с микрофона от 2 до 20 мВ. Типовое значение входного импеданса 10 кОм. Ко входу АСАР подключается емкость порядка 4,7 мкФ на землю для обеспечения работы схемы АРУ микрофона. Она должна быть стабильной, так как используется в режиме воспроизведения в цепи автоматического поддержания уровня. Эта цепь предназначена для понижения уровня шумов в паузах. Подключение этого вывода к земле даст максимальный уровень усиления, а к питанию — минимальный, с отключением функции AutoMute.

Аналоговый вход ANA IN предназначен для подключения телефонных чипсетов (рис. 12, табл. 3–4). Он может быть подключен к выходу динамика, входу памяти или

Таблица 3

Установленный код	Отношение резисторов (Rb/Ra)*	Усиление	Усиление, дБ
00	63,9/102	0,625	-4,1
01	77,9/88,1	0,883	-1,1
10	92,3/73,8	1,250	1,9
11	106/60	1,767	4,9

Примечание: Ra и Rb в кОм

Таблица 5

Установленный код	Отношение резисторов (Rb/Ra)*	Усиление	Усиление, дБ
00	40,1/40,1	1,0	0
01	47,0/33,2	1,414	3
10	53,5/26,7	2,0	6
11	59,2/21	2,82	9

Примечание: Ra и Rb в кОм

в другом направлении в соответствии задаваемой конфигурацией. Это вход для номинального амплитудного напряжения 1,1 В при минимальном усилении 6 дБ. Усиление можно увеличивать до 15 дБ с шагом 3 дБ. Все установки задаются по интерфейсу I<sup>2</sup>C.

Вход AUX IN является дополнительным аудиовходом, таким же как «car kit» в мобильном телефоне (рис. 13, табл. 5–6). Этот вход имеет номинальное амплитудное значение 694 мВ при минимальном усилении 0 дБ и может быть увеличен до 9 дБ с шагом 3 дБ.

**Режим аналогового воспроизведения и аналоговой записи (Playback and Record Mode)**

Режим аналогового воспроизведения может быть задан несколькими путями. Самый простой — это однократная 4-байтовая передача последовательности: подчиненный адрес (80h), командный байт (A9h) и два адресных байта.

Для режима аналоговой записи такая последовательность имеет вид:

- подчиненный адрес (91h);
- командный байт (91h);
- два адресных байта.

**Режим сквозного подключения (Feed Through Mode)**

Режим сквозного подключения позволяет подключить чипсеты сотового или проводного телефона без заметного влияния на схему источника или приемника сигнала рис 15. В этом режиме незадействованные части микросхемы будут отключены от питания.

Для настройки передающего канала необходимо:

1. Выбрать направление FTHRU на мультиплексе ANA OUT, установив биты AOS0, AOS1 и AOS2(CFG0) в 0
2. Подать питание на выходной усилитель — бит AOPD (CFG0) = 0.

Для настройки приемного канала необходимо:

1. Биты AIG0 и AIG1, управляющие коэффициентом усиления ANA IN установить согласно приведенной выше таблице. Установив на аттенуаторе 9 db (AIG0=1, AIG1=0), предположив, что пиковое значение входного сигнала не превысит 1 В.
2. Бит AIPD (CFG0), управляющие питанием усилителя ANA IN установить в 0 (питание подключено)
3. Выбрать направление ANA IN на выходном мультиплексе OUTPUT MUX — OPS0=1, OPS1=0 (CFG0)
4. Биты OPA0 и OPA1 (CFG0), управляющие усилителем динамика и усилителем AUX, установить OPA0=1 и OPA1=0. В этом случае коэффициент усиления Speaker Amplifier установиться наибольшим, а выходной усилитель AUX отключится от питания.

CFG0 = 0100 0100 0000 1011 (hex 440B)  
CFG1 = 0000 0001 1110 0011 (hex 01E3)

**Режим записи входящих вызовов (Call Record)**

В этом режиме производится запись входящих телефонных вызовов. Ниже приводится

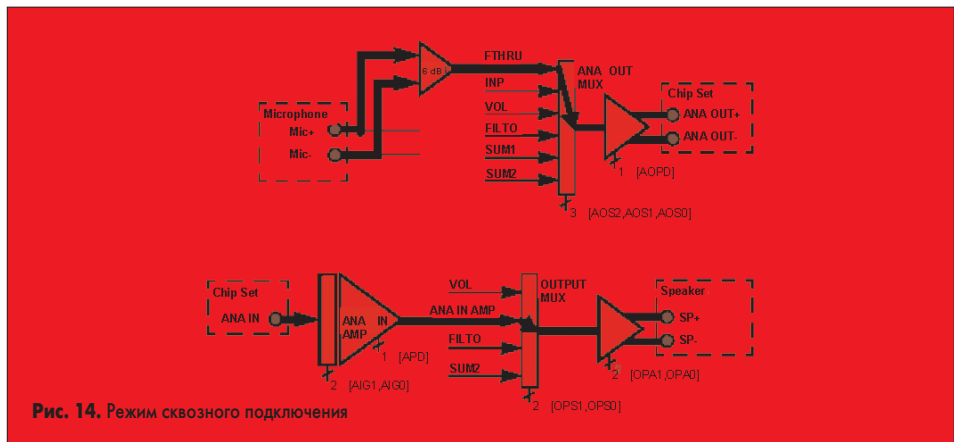


Рис. 14. Режим сквозного подключения

пример состояния конфигурационных регистров для частоты дискретизации 6,4 кГц.

CFG0 = 0100 0100 0000 1011 (hex 440B)

CFG1 = 0000 0000 1100 0101 (hex 00C5)

**Режим записи в память (Memo Record)**

Этот режим предназначен для записи сообщений с микрофона в MLS матрицу памяти. В примере записи конфигурационных регистров выбрана частота дискретизации 5,3 кГц, а неиспользованные части микросхемы отключены от питания.

CFG0 = 0010 0100 0010 0001 (hex 2421)

CFG1 = 0000 0001 0100 1000 (hex 0148)

**Режим воспроизведения вызовов (Memo and Call Playback)**

Режим предназначен для локального воспроизведения из MLS ранее записанных сообщений. Запись проводилась на частоте 8 кГц. Неиспользуемые каскады отключались от питания.

CFG0 = 0010 0100 0010 0010 (hex 2422)

CFG1 = 0101 1001 1101 1001 (hex 59D1)

**Режим вызова сообщений (Message Cueing)**

В этом режиме осуществляется прогон аналоговых сообщений со скоростью в 512 раз быстрее чем при нормальном воспроизведении без определения их реального физического расположения. Останов происходит при достижении метки EOM. В адресном счетчике устанавливается адрес следующего сообщения.

**Режим стирания цифровых данных (Erasing Digital Data)**

Для выполнения операции цифрового стирания необходимо послать команду D1 с 11-битовым адресом страницы и 5-битовым адресом блока (00000). Стирание страницы можно провести только целиком, а запись — отдельными блоками.

**Режим записи цифровых данных (Writing Digital Data)**

В режиме цифровой записи пользователь выбирает область памяти, которая будет от-

ведена под цифровые данные. Каждая страница может быть только либо цифровой либо аналоговой. Минимально адресуемая часть памяти в цифровом режиме — 1 блок (64 бита). Адрес состоит из 11-битного адреса страницы и 5-битного адреса блока. При изменении содержимого одного из 32 блоков необходимо переписать всю страницу. Перед началом записи устанавливается режим ENTER DIGITAL MODE, а после ее завершения следует послать команду EXIT DIGITAL MODE.

**Режим чтение цифровых данных (Reading Digital Data)**

Чтение цифровых данных осуществляется по шине I2C. Запись и чтение цифровых данных может проводиться блоками (по 64 бита). Появление низкого уровня на выходе INT сигнализирует о переполнении.

Более подробную информацию можно найти на сайте производителя [www.winbond.com](http://www.winbond.com)